

5-24-01

Docket No. 826.1707

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Makoto NAKANISHI

Serial No.: To be Assigned

Filed: March 20, 2001

)
)
)
)
)
)

Group Art Unit: To be Assigned

Examiner: To be Assigned

J1040 U.S. PTO
09/811484
03/20/01

For: **MATRIX PROCESSING METHOD OF SHARED-MEMORY SCALAR
PARALLEL PROCESSING COMPUTER AND RECORDING MEDIUM**

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. §1.55**

*Assistant Commissioner for Patents
Washington, D.C. 20231*

Sir:

In accordance with the provisions of 37 C.F.R. §1.55, the applicant(s) submit(s)
herewith a certified copy of the following foreign application:

Japanese Patent Application No. 2000-358232
Filed: November 24, 2000

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing
date as evidenced by the certified papers attached hereto, in accordance with the requirements
of 35 U.S.C. §119.

Respectfully submitted,

STAAS & HALSEY LLP

By: _____

James D. Halsey, Jr.

Registration No. 22,729

700 11th Street, N.W., Ste. 500
Washington, D.C. 20001
(202) 434-1500

Date: 3/19/01

CERTIFIED COPY OF
PRIORITY DOCUMENT 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

J1040 U.S. PTO
09/811484
03/20/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出 願 年 月 日
Date of Application:

2000年11月24日

出 願 番 号
Application Number:

特願2000-358232

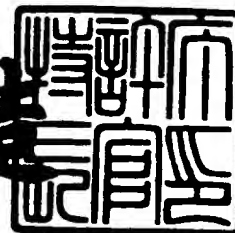
願 人
Applicant (s):

富士通株式会社

2001年 2月16日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 0051609

【提出日】 平成12年11月24日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 17/12

【発明の名称】 共有メモリ型スカラ並列計算機における並列行列処理方法、及び記録媒体

【請求項の数】 7

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 中西 誠

【特許出願人】

 【識別番号】 000005223

 【氏名又は名称】 富士通株式会社

【代理人】

 【識別番号】 100074099

 【住所又は居所】 東京都千代田区二番町8番地20 二番町ビル3F

 【弁理士】

 【氏名又は名称】 大菅 義之

 【電話番号】 03-3238-0031

【選任した代理人】

 【識別番号】 100067987

 【住所又は居所】 神奈川県横浜市鶴見区北寺尾7-25-28-503

 【弁理士】

 【氏名又は名称】 久木元 彰

 【電話番号】 045-573-3683

【手数料の表示】

 【予納台帳番号】 012542

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9705047

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 共有メモリ型スカラ並列計算機における並列行列処理方法、及び記録媒体

【特許請求の範囲】

【請求項 1】 複数のプロセッサモジュールを持つ共有メモリ型スカラ並列計算機の行列演算において、

行列を小行列ブロックに分けるブロック化ステップと、

該小行列ブロックの内、対角ブロックと対角ブロックでない小行列ブロックとを該複数のプロセッサモジュールのローカルメモリ領域に格納する格納ステップと、

該複数のプロセッサモジュールが並列に、それぞれ有するブロックを演算することにより、複数のプロセッサモジュールで、対角ブロックを冗長に演算する演算ステップと、

該演算ステップで得られた小行列ブロックの演算結果を使って、該行列を更新する更新ステップと、

を備えることを特徴とする並列行列処理方法を情報装置に実現させるプログラムを格納した、情報装置読み取り可能な記録媒体。

【請求項 2】 該行列演算は、行列の LU 分解であることを特徴とする請求項 1 に記載の記録媒体。

【請求項 3】 前記複数のプロセッサモジュールが有する小行列ブロックのデータからそれぞれがピボットの候補を抽出する抽出ステップと、

該ピボットの候補から該複数のプロセッサモジュールに共通のメモリ領域において、データ値が最大値を示すピボット候補を最終的なピボットと決定するピボット決定ステップと、

を更に備え、該決定されたピボットを用いて LU 分解を行うことを特徴とする請求項 2 に記載の記録媒体。

【請求項 4】 前記 LU 分解は、前記行列の外側から再帰的なアルゴリズムによって順次行列の更新を行い、前記行列の内、最後に更新し残った部分を、1つのプロセッサモジュールで LU 分解することにより、該行列全体について LU 分

解を完了することを特徴とする請求項 2 に記載の記録媒体。

【請求項 5】該行列演算は、行列のコレスキー分解あるいは変形コレスキー分解であることを特徴とする請求項 1 に記載の記録媒体。

【請求項 6】前記コレスキー分解あるいは変形コレスキー分解は、前記行列の外側から再帰的なアルゴリズムによって順次行列の更新を行い、前記行列の内、最後に更新し残った部分を、1つのプロセッサモジュールで LU 分解することにより、該行列全体について LU 分解を完了することを特徴とする請求項 2 に記載の記録媒体。

【請求項 7】前記更新ステップにおいて、更新すべき小行列ブロックの三角行列部分を前記複数のプロセッサモジュールの数の 2 倍の数のブロックに分割し、該分割された三角行列部分のブロックを 2 つずつ組み合わせて、各プロセッサモジュールのローカルメモリ域に格納し、演算をプロセッサモジュールに行わせることを特徴とする請求項 5 に記載の記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、共有メモリ型スカラ並列計算機における並列行列処理方法に関する。

【0002】

【従来の技術】

連立 1 次方程式を計算機によって解く場合には、連立 1 次方程式を行列表示し、この行列について処理を施すことによって、解の求めやすい形に変形し、このような形にしてから方程式の解を求める方法が採られている。

【0003】

すなわち、連立 1 次方程式は、係数を表す行列と、変数を表す列ベクトルとの積が所定の列ベクトルに等しくなるというように記述することが出来る。ここで、LU 分解 (LU Factorization) という方法によれば、係数を表す行列を上三角行列 (upper-triangular matrix) と下三角行列 (lower-triangular matrix) に分解することによって、連立 1 次方程式の解を求める。したがって、この場合

においては、係数行列をLU分解することが連立1次方程式の解を得るために重要な処理となる。また、LU分解の特別な場合として（変形）コレスキー分解（Cholesky Factorization）という行列の分解方法がある。

a) 実行列の連立1次方程式の解法

実行列の連立1次方程式の解法に関して、ベクトル並列計算機での連立1次方程式は、ブロック化した外積型のLU分解をベースに並列化を行っている。列ベクトルを何本か束ねたブロックをLU分解（1）した後、対応した行ベクトルを束ねたブロックを更新して（2）から、正方小行列を更新（3）する処理を繰り返す。

【0004】

従来、（1）の処理は、一つのプロセッサで逐次的に行っていた。並列効率を高めるためにブロック幅は12（列あるいは行：係数行列の行幅あるいは列幅を示す）程度の比較的小さい値としていた。この結果（2）及び（3）の部分の更新も幅12程度の行列演算となった。

【0005】

最もコストの大きい（3）の計算で、幅が12程度と小さくても、効率の良い方法があった。共有メモリ型スカラ並列計算機（SMP）では、幅が小さいと性能を引き出せない。これは以下の理由による。

【0006】

すなわち、（3）の計算は、行列積である。幅が小さいと更新する行列の要素（メモリに格納されている）をロードして、更新結果をストアするというメモリにアクセスするためのコストが行列の更新を行う演算に比べて大きくなり性能を引き出せない。

【0007】

このため、ブロック幅を大きくする必要があるが、ブロック幅を大きくすると、このブロックのLU分解のコストが大きくなり並列化効率が落ちる。

b) 正値対称行列の連立1次方程式の解法

正値対称行列の連立1次方程式の解法に関して、下三角行列部分のみを利用してコレスキー分解を行うときに、分散メモリ型並列計算機では小行列ブロックを

c y c l i c に各プロセッサに分散して負担させ、各プロセッサの負荷を均等に
して解いていた。実行列の連立 1 次方程式と同じようにブロック化するときブロ
ック幅を比較的小さくでき、並列化効率を高めることが可能であった。SMPで
は、上記（3）の更新で現れる行列積でブロック幅が大きい方が性能が良いため
、ブロック幅を大きくする必要がある。

【0008】

【発明が解決しようとする課題】

すなわち、共有メモリ型スカラ並列計算機では、LU分解あるいはコレスキー
分解における行列積による行列の更新に必要なとされるコストよりも、共有メモリ
にアクセスするためのコストが大きくなってしまい、従来ベクトル並列計算機で
行っていた方法をそのまま共有メモリ型スカラ計算機に適用しても十分な性能を
引き出せない。

【0009】

本発明の課題は、共有メモリ型スカラ計算機に適した並列行列処理方法を提供
することである。

【0010】

【課題を解決するための手段】

並列行列処理方法は、複数のプロセッサモジュールを持つ共有メモリ型スカラ
並列計算機の行列演算において、行列を小行列ブロックに分けるブロック化ステ
ップと、該小行列ブロックの内、対角ブロックと対角ブロックでない小行列ブロ
ックとを該複数のプロセッサモジュールのローカルメモリ領域に格納する格納ス
テップと、該複数のプロセッサモジュールが並列に、それぞれ有するブロックを
演算することにより、複数のプロセッサモジュールで、対角ブロックを冗長に演
算する演算ステップと、該演算ステップで得られた小行列ブロックの演算結果を
使って、該行列を更新する更新ステップとを備えることを特徴とする。

【0011】

本発明によれば、複数のプロセッサモジュールがそれぞれ有するローカルメモ
リ領域を有効に利用して、効率的な行列演算を行うことが出来る。

【0012】

【発明の実施の形態】

図1は、共有メモリ型スカラ並列計算機のハードウェア構成例を示す図である。

【0013】

共有メモリ型スカラ並列計算機は、複数のプロセッサ10-1、10-2、
 ・ ・ ・ 10-nが2次キャッシュメモリ13-1、13-2、
 ・ ・ ・ 13-nを介して相互結合網12に接続される。各プロセッサ10-1、10-2、
 ・ ・ ・ 10-nは、その内部あるいは、2次キャッシュメモリ13-1、13-2、
 ・ ・ ・ 13-nよりプロセッサ側に1次キャッシュメモリが設けられる。また、各プロセッサ10-1、10-2、
 ・ ・ ・ 10-nに共有となっているメモリモジュール11-1、11-2、
 ・ ・ ・ 11-nは、相互結合網12を介してプロセッサ10-1、10-2、
 ・ ・ ・ 10-nがアクセス可能となってる。プロセッサ10-1、10-2、
 ・ ・ ・ 10-nがデータ処理を行う場合には、まず、メモリモジュール11-1、11-2、
 ・ ・ ・ 11-nから1つのプロセッサが担当するデータを2次キャッシュメモリ13-1、13-2、
 ・ ・ ・ 13-nに格納し、更に、2次キャッシュメモリから処理単位となるデータを1次キャッシュメモリにコピーして処理を行う。

【0014】

処理が終わると、1次キャッシュメモリから2次キャッシュメモリに処理データが格納され、2次キャッシュメモリ内のデータが全て処理し終わると、メモリモジュール11-1、11-2、
 ・ ・ ・ 11-nの内、最初にデータを持ってきたメモリモジュールに対してデータの更新を行う。また、次のデータ処理を行う場合には、上述したように、メモリモジュールから各プロセッサが担当する分のデータを2次キャッシュメモリに格納し、1次キャッシュメモリに処理単位のデータを持ってきて、プロセッサが処理を行う。このような処理を繰り返して、並列にデータ処理を完了する。このとき、各プロセッサが処理した後のデータをメモリモジュールに書き込み、次の処理のために、再びメモリモジュールからデータを読み込む際、各プロセッサが自分のタイミングでデータの読み込みを行っていたのでは、データ更新された後のデータを読み込むべきところを、データ更新

される前のデータを読み込んでしまう可能性が有る。したがって、このときには、全てのプロセッサがメモリモジュールにデータ更新し終わるまで、他のプロセッサがメモリモジュールからデータを読み込まないようにする必要がある。このように、プロセッサのメモリモジュールからのデータの読み込みを制限して、全体のプロセッサの処理の同期をとることをバリア同期 (Barrier Synchronization) を取るという。

【 0 0 1 5 】

図 2 及び図 3 は、本発明の実施形態に従った LU 分解の並列処理の概念を説明する図である。

図 2 は、処理すべき行列の模式図であり、図 3 は、処理単位となるデータの構成を説明する図である。

a) 本実施形態に従った実行列の連立 1 次方程式の解法

本実施形態においては、プロセッサが処理を担当する小行列ブロックの幅を従来より大きくして LU 分解する部分を並列化する。すなわち、図 2 において、従来では、L1～L3 の部分は、ブロック幅を小さくして、1つのプロセッサ (PE、あるいは、スレッド) で処理していたが、本実施形態においては、このブロック幅を大きくすると共に、L1～L3 をそれぞれ別のスレッドに割り当てて、並列に処理させる。なお、ここでは、スレッドの数を 3 つとしている。

【 0 0 1 6 】

共有メモリ型スカラ並列計算機の各プロセッサは独立に 1 次及び 2 次キャッシュが備わっている。特に 1 次キャッシュ上のデータに載る範囲で、計算を行うことが高性能を引き出す上で重要である。

【 0 0 1 7 】

データ量の大きな問題を多数 PE で解く場合、各 PE でデータを局所化して全体としてはブロックの LU 分解を並列に計算し、できるだけ大きなブロック幅を確保することが必要となる。

【 0 0 1 8 】

このために、図 3 に示されるように、各プロセッサでローカルに作業域を確保して L2 キャッシュ (2 次キャッシュ) に載る大きさを計算を行う。このとき、

並列に更新するとき必要なブロック対角部分Dは、各PE（各スレッド）でコピーして各プロセッサ（各スレッド）で冗長に計算する。また、LU分解において、ピボットを取った後、行ベクトルの入れ替えを行う場合は、いずれかのプロセッサの2次キャッシュメモリ上に設けられた共用メモリ域を介して、各PEで通信して、必要な情報の共用を行うようにする。

【0019】

b：ブロック幅、k：各プロセッサが分担する列ブロックの1次元目の大きさ（ブロック幅が小行列ブロックの列方向であるので、小行列ブロックの行の数、すなわち、図2におけるL1～L3のブロックの合計の行の数）としたとき、 $b \times (b + k) \times 8 \sim 8 \text{ M b y t e}$ を満たすものをブロック幅として採用する。

【0020】

そして、作業域（1次キャッシュメモリ）にコピーした部分に関して、キャッシュメモリ上のデータを利用したLU分解を行う。

また、処理すべき行列が占有するメモリ量が大きく（行列が大きく）、それに比べてプロセッサ数が少ないため、並列処理向けの列ブロックのブロック幅が小さくなるときは、ブロック幅を分割して必要なブロックを確保してから、行ブロックの更新と行列積の更新を並列に行う。

【0021】

更に、各プロセッサ（各スレッド）での作業域上でのLU分解は、内積法など更新部分の内積ベクトルの長さが大きな方法を、例えば、アルゴリズムの再帰的な呼び出しで、更新部分の性能を引き出しながらLU分解を行う方法を利用することで、キャッシュ上のデータを効率よく利用する。

【0022】

図4は、本実施形態のLU分解の処理の流れを示す概略フローチャートである。

まず、ステップS1において、スレッド数及び問題の大きさ（処理すべき行列の大きさ）からブロック幅を決定する。次に、ステップS2において、各スレッドが処理するブロックを決定し、各スレッドで処理するブロック（図2のD及びLi）を作業域にコピーする。そして、ステップS3において、各スレッドでピ

ポットを決定し、その中での最大値を示すピボットを共用域を使って決定し、最大値を示すピボットを用いて、行ベクトルを入れ替え、各スレッドで、上記ブロックDとブロックL_iとをLU分解する。

【0023】

ステップS4においては、処理が終わりか否かを判断し、終わりの場合には、処理を終了するが、終わりでない場合には、ステップS5において、各スレッドで並列にブロックLL（図2参照）を使って、ブロックU_i（図2参照）をLU分解のアルゴリズムに従って更新する。そして、ステップS6において、各スレッドで並列に、ブロックC_i（図2参照）をブロックL_iとブロックU（U_iを組み合わせたもの：図2参照）の積で更新する。そして、ステップS2に戻り、次のブロック（C_iからなるブロック）を、同様の方法でLU分解する。そして、次第に小さくなる未処理ブロックが最後にブロックDに対応する部分のみになり、1つのスレッドでLU分解が完了すると、行列全体についてLU分解が終了する。

【0024】

図5～図10は、本実施形態のLU分解の方法をより詳細に説明する図である。

ここでは、2048×2048の行列を4スレッドでLU分解する場合を例にとって説明する。

【0025】

まず、2048×2048の行列をブロック幅256でLU分解するものとする。各ブロックの区分けは、図5に示すとおりである。そして、4つのCPU（スレッド）で処理を実行する場合、各スレッドで連続な領域（（256+448）×256：8MB（L2キャッシュの大きさ）より小さい領域）を確保し、図6に示すように、各スレッドの各領域にD₁+L₁、D₁+L₂、D₁+L₃、D₁+L₄をコピーする。

【0026】

なお、ブロック幅は例えば、以下のようにして決める。

問題の大きさ（行列の大きさ：行列の次数）をn、スレッドの数を#THRE

ADとして、

【0027】

【数1】

$$\sqrt[3]{(n^3 / \# \text{THREAD}) \times \frac{1}{100}} = nb$$

【0028】

とにおいて、

$nb \geq 512$ なら、ブロック幅 = 512

$nb \geq 256$ なら、ブロック幅 = 256

$nb \geq 128$ なら、ブロック幅 = 128

それ以外、ブロック幅 = 64

というように、メニュー化しておき、この中から選ぶようにする。

【0029】

すなわち、LU分解のコストは、 $2n^3 / 3$ (n は行列の次数) で、 n^3 に比例する。したがって、全体のコストを #THREAD で並列化し、その1%が最後に1スレッドで行うブロック幅程度となるように決める。

【0030】

ここで、理解を助けるため、並列化しない場合のLU分解のアルゴリズムを図7に示す。図7においては、 $LT = D1 + L1 + L2 + L3 + L4$ の部分をLU分解するアルゴリズムを示している。LTは、 2048×256 のブロックとなっている。

【0031】

まず、(1)の部分において、ピボットを決定する。iblks はLTの幅であり、今の場合、256である。また、lengは、LTの長さであり、今の場合、2048である。jjには、ピボットの存在する行番号が、TMPには、ピボットの絶対値が設定される。

【0032】

そして、(2)の部分において、現在処理しているLT内の列番号*i*より、ピボットの存在する行番号*j* *j* が大きい場合に、*i* 番の行のデータを *j* *j* 番の行のデータと入れ替える。次に、(3)の部分で、列*i*のピボットを使って、LU分解の演算を行う。

【0033】

この(1)～(3)を*i*が1～*iblk*s にわたって繰り返し演算する。

ここで、LTの長さである、*leng*がもっと大きくなると、これらの処理はL2キャッシュメモリのデータを入れ替えてしまい、著しい性能低下を引き起こす。そこで、図5のように、データを分散し、L2キャッシュメモリにデータを保持したまま処理を行うようにする。各スレッドにおけるアルゴリズムは図8に示すとおりである。

【0034】

なお、図8においては、LT*i*は、ローカル域、*pivot*(4)、GPIVOT、ROW (*iblk*s) は、共用域に格納されるデータである。

まず、(4)において、各スレッドでピボットを取る。そして、(5)で最大値を配列*pivot*(4)のスレッド番号の要素に格納する。(5)の後に、バリア同期を取って、(6)において、最大ピボットを持つスレッド番号をGPIVOTに格納する。そして、(6)の後で、再びバリア同期を取る。次に、(7)において、最大ピボットを持つスレッドが共用域ROWに最大ピボットの行ベクトルを格納し、バリア同期を取る。(8)においては、GPIVOTが0のときは、最大ピボットはD1の内にあるか、入れ替え不要であり、ローカル域に入れ替える。GPIVOTが#THREADに等しいとき、すなわち、GPIVOTが0より大きい場合には、最大ピボットを持たないスレッドは、ROWの内容と*i*行目の行ベクトルを入れ替える。そして、(9)、(10)において、LU分解のための演算を行う。そして、上記(4)～(10)を処理するブロックの全ての列について行う。すなわち、1～*iblk*s までの*i*について処理を繰り返す。

【0035】

ここで、LT*i*のLU分解の最後でバリア同期を取る。そのあと、各スレッドのD1の部分はLLとUUにLU分解されている。そして、各スレッドでU1←

$LL^{-1}U_1$ 、 $U_2 \leftarrow LL^{-1}U_2$ 、 $U_3 \leftarrow LL^{-1}U_3$ 、 $U_4 \leftarrow LL^{-1}U_4$ を各スレッドで並列に計算する。この計算の後で、 D_1 、 L_1 、 L_2 、 L_3 、 L_4 をローカル域から行列Aにコピーバックし、バリア同期を取る。更に、 $C_1 \leftarrow C_1 - L_1 \times U$ 、 $C_2 \leftarrow C_2 - L_2 \times U$ 、 $C_3 \leftarrow C_3 - L_3 \times U$ 、 $C_4 \leftarrow C_4 - L_4 \times U$ を並列に書くスレッドで行い、最後にバリア同期を取る。

【0036】

図9は、上記処理によって、1段階の処理が終わった後の行列の様子を説明する図である。

図9に示されるように、上記処理をすることによって、行列の外側の行及び列が処理されたので、次に、残された左下の部分を同様の方法によって順次処理する。すなわち、ブロック幅 $iblks$ を縮小した部分を同じように分割し、図9に示すように、 D_1 、 L_1 、 L_2 、 L_3 、 L_4 のブロックに分けて、各スレッドにコピーし、上記と同じ処理を行う。このように、処理を繰り返していくと、最後に 256×256 のブロックが残る。この部分は1つのスレッドでLU分解して処理を終了する。

【0037】

なお、上記処理では、 LT_i をLU分解するとき、キャッシュメモリ上のデータを効率よく利用するため再帰的なLU分解を利用している。また、 $C_i \leftarrow C_i - L_i \times U$ の演算は、キャッシュメモリ上のデータを有効に利用した方法が既知の技術として知られている。

【0038】

図10は、再帰的LU分解アルゴリズムを説明する図である。

再帰的LU分解のアルゴリズムはサブルーチンLUとして与えられる。LUの取る変数は、図9のアルゴリズムで出てきた、 LT_i （各スレッドで $D_1 + L_i$ を格納）、 k （ LT_i の1次元目の大きさ）、 $iblks$ （ブロック幅）の他に、LU分解を始める位置を示す ist 、LU分解を行う幅である $nwid$ である。

【0039】

まず、サブルーチンの最初で、 $nwid$ が8、すなわち、LU分解を行う幅が8であるか否かを判断する。YESの場合には、 LT_i （ $ist : k$ 、 $ist : ist + nw$

id-1) を並列に LU 分解する。ここで、ist : k という表記は、変数が ist から k までの L T i を示す意味で、ist : ist + nwid - 1 というのは、変数が ist から ist + nwid - 1 までの L T i を示す意味である。以下においても同様である。

【0040】

L T i の LU 分解においては、上記 (4) ~ (10) の処理を行う。ただし、行の入れ替え部分は、長さ iblks で、L T i (i, 1 : iblks) を入れ替える。

また、上記判断が NO の場合には、LU 分解を行う幅 nwid を 2 で割った値の LU 分解をの LU 分解のサブルーチンを再帰的に呼び出して行う。その後、T R S というルーチンを呼び出す。このルーチンは、L T i (ist : ist + nwid / 2 - 1, ist + nwid / 2 : ist + nwid) を更新する。更に、L T i (ist : ist + nwid / 2 - 1, ist : ist + nwid / 2 - 1) の下三角行列 L L を利用して、 $L L^{-1}$ を C i に左からかけて更新する。次に、MM というルーチンを呼び出す。このルーチンでは、

$$L T i (ist + nwid / 2 : k, ist + nwid / 2 : ist + nwid) = L T i (ist + nwid / 2 : k, ist + nwid / 2 : ist + nwid) - L T i (ist + nwid / 2 : k, ist : ist + nwid / 2 - 1) \times L T i (ist : ist + nwid / 2 - 1, ist + nwid / 2 : ist + nwid)$$

を演算する。

そして、その後、バリア同期を取り、LU 分解のサブルーチンを再帰的に呼び出し、処理した後、処理が終わると、サブルーチンを抜ける。

b) 正値対称行列の連立 1 次方程式の解法

図 1 1 ~ 図 1 3 は、正値対称行列の場合にコレスキー分解を行う処理の概念を説明する図である。

【0041】

実行列の連立 1 次方程式と同様に、行列を D、L 1、L 2、L 3 に分割して、各スレッドに対角行列 D と更新する列ブロック部分 L 1、L 2、L 3 を作業域にコピーして (図 1 2 参照)、独立に並列にして列ブロック部分をコレスキー分解する。なお、この場合、ピボットを取る必要がない。この分解された列ブロック

を利用して、小下三角行列（ $C_1 \sim C_6$ からなる）を更新する。この更新部分を、並列に行うとき負荷を均等にするために、更新するべき下三角行列をスレッド数を $\#T$ としたとき、 $2 \times \#T$ に同じブロック幅に分ける（すなわち、 C_1 と C_6 、 C_2 と C_5 、 C_3 と C_4 を組み合わせて処理を行うようにする）。各スレッドは i 番目及び $2 \times \#T + 1 - i$ 番目のブロックを更新することで負荷を均等にする。

【0042】

現在考えている行列が正値対称行列であるので、図2のUに対応する部分は、 $L_1 + L_2 + L_3$ からなる列ブロックの転置 L^T となっているので、この場合には、 L^T 部分は、演算を行う必要が無く、 L_1 、 L_2 、 L_3 をそれぞれ転置してコピーすればよい。

【0043】

図13は、再帰的コレスキー分解の処理の進行の状況を説明する図である。

まず、(1)において、行列の一番左のブロックをコレスキー分解し、30の部分を31にコピーする。そして、31の下の点線で囲まれている部分を斜線部分を用いて更新する。次に、(2)において、処理する列の幅を2倍にして32の部分を33にコピーし、33の下の点線で囲まれた部分を斜線部分を用いて、更新する。そして、(3)に進んで、34の部分を35にコピーし、35の下の点線で示された部分を、斜線部分を用いて更新する。更に、(4)において、36で示される部分を37にコピーし、37の下の部分を斜線部分を用いて更新する。更に、(5)において、38を39にコピーし、39の下の点線で示されている部分を斜線部分を用いて更新し、(6)において、40を41にコピーし、斜線部分を用いて、41の下の部分を更新する。更に、(7)において、42の部分を43にコピーし、斜線部分を用いて43の下の部分を更新する。このように、行列の一部にコレスキー分解を再帰的に繰り返し適用しながら、最終的には行列全体をコレスキー分解する。

【0044】

図14～図16は、変形コレスキー分解のアルゴリズムをより詳細に説明する図である。

ここでは、説明を簡略化するため4スレッドを使って処理を行う場合を説明する。

【0045】

まず、各スレッドに図14に示される Dx 及び L_i を連続的な領域 LT_i にコピーする。そして、 LT_i を LDL^T 分解する。 LDL^T 分解は再帰的な方法で行う。そして、 DL_i へ以下の計算で値を並列にコピーする。

【0046】

$DL_i \leftarrow D \times L_i^T$ 、ここで、 D は Dx の対角要素であり、また、右辺は各スレッドのローカル域。

そして、 Dx （スレッド1番から）他の L_i は並列に、もとの領域にコピーバックする。そして、ここで、バリア同期を取り、図15に示されるように、 C_1 と C_8 、 C_2 と C_7 、 C_3 と C_6 、 C_4 と C_5 をペアとして、各スレッドで並列に更新する。すなわち、

・スレッド1では、

$$C_1 \leftarrow C_1 - L_{11} \times DL_{11}$$

$$C_8 \leftarrow C_8 - L_{42} \times DL_{42}$$

・スレッド2では、

$$C_2 \leftarrow C_2 - L_{12} \times DL_{12}$$

$$C_7 \leftarrow C_7 - L_{41} \times DL_{41}$$

・スレッド3では、

$$C_3 \leftarrow C_3 - L_{21} \times DL_{21}$$

$$C_6 \leftarrow C_6 - L_{32} \times DL_{32}$$

・スレッド4では、

$$C_4 \leftarrow C_4 - L_{22} \times DL_{22}$$

$$C_5 \leftarrow C_5 - L_{31} \times DL_{31}$$

という演算を行う。

【0047】

そして、ここまでの演算が終わった時点でバリア同期を取り、1周り小さくなった行列の領域に関して同じ処理を行う。以上を繰り返し、最後は1つのスレ

ドで、 LDL^T 分解して処理を終了する。

【0048】

上記、各スレッドで行う C_i の更新処理をより一般的な言葉で述べると、スレッド数を #THREAD として、 L を $2 \times \#THREAD$ 個に分割し、 C の下三角部分も同じく $2 \times \#THREAD$ 個に分割する。そして、上と下から #THREAD 個のペアを作り、このペアで C の分割した部分を更新するという処理になる。

【0049】

図16は、 LDL^T 分解の再帰的アルゴリズムを示す図である。

LDL^T 分解のアルゴリズムは、サブルーチン LDL として実現される。サブルーチンが取る変数は、前述の LU 分解の場合と同様である。

【0050】

まず、 $nwid$ が 8 の場合には、(20) の部分で、直接 LDL^T 分解を行う。そして、 LT_i ($ist + 8 : k$, $ist : ist + 7$) を更新する。このとき、 LT_i ($ist : ist + 7$, $ist : ist + 7$) の上三角部分に DL^T が入っているので、 $(DL^T)^{-1}$ を右からかけることによって更新する。

【0051】

(20) の最初の IF 文で、 $nwid$ が 8 でないと判断された場合には、 $nwid/2$ を新たな $nwid$ としてサブルーチン LDL を呼び出し、実行する。ここで、 LT_i ($ist : ist + nwid/2 - 1$, $ist + nwid/2 : ist + nwid - 1$) に DL^T をコピーする。 D は、 LT_i ($ist : ist + nwid/2 - 1$, $ist : ist + nwid/2 - 1$) の対角要素であり、 L は、 LT_i ($ist + nwid/2 : ist + nwid - 1$, $ist : ist + nwid/2 - 1$) であり、この L を転置する。

【0052】

そして、 LT_i ($ist + nwid/2 : k$, $ist + nwid/2 : ist + nwid - 1$) を更新する。すなわち、

$$LT_i(ist + nwid/2 : k, ist + nwid/2 : ist + nwid - 1) = LT_i(ist + nwid/2 : k, ist + nwid/2 : ist + nwid - 1) - LT_i(ist + nwid/2 : k, ist : ist + nwid/2 - 1) \times LT_i(ist : ist + nwid/2 - 1, ist +$$

$nwid/2 : ist + nwid - 1)$

の演算を行う。

【 0 0 5 3 】

次に、 LDL^T 分解のサブルーチン LDL を再帰的に呼び出す。そして、処理が終わったら、サブルーチンを抜ける。

なお、本発明の実施形態は、上記説明から分かるように、共有メモリ型スカラ並列計算機のアルゴリズムとして与えられるので、このアルゴリズムをプログラムとして実現することになる。あるいは、該並列計算機を LU 分解専用機あるいはコレスキー分解専用機として使用する場合には、ROMなどにプログラムを書き込んでおくことも可能であるが、汎用の並列計算機として使用する場合には、本発明の実施形態のアルゴリズムは、CD-ROM等の可搬記録媒体や、ハードディスクなどの記録媒体にプログラムとして記録しておき、必要に応じて、プログラムをプロセッサにロードして使用する形態が考えられる。

【 0 0 5 4 】

このような場合、本発明の実施形態のアルゴリズムを実現するプログラムは、可搬記録媒体などを使って、ユーザに配布が可能である。

(参考文献)

・ LU 分解の文献は、1)、2)、変形コレスキー分解の文献は2)

1) P.AMESTOY, M.DAYDE, and I.DUFF, "Use of computational kernels in the solution of full and sparse linear equations", M.COSNARD, Y.ROBERT, Q.QUINTON, and M.RAYNAL, PARALLEL&DISTRIBUTED ALGORITHMS, North-Holland, 1989, pp,13-19

2) G.H.Golub, C.F.van Loan, "Matrix Computations", second edition, The Johns Hopkins University Press, 1989

・ 日本語の文献では、以下のものに LU 分解及び LDL^T 分解の解説がある。

・ 「数値解析」 森 正武著、共立出版会社

・ 「スーパーコンピュータとプログラミング」 島崎眞昭著、共立出版社

(付記1) 複数のプロセッサモジュールを持つ共有メモリ型スカラ並列計算機の行列演算において、

行列を小行列ブロックに分けるブロック化ステップと、

該小行列ブロックの内、対角ブロックと対角ブロックでない小行列ブロックとを該複数のプロセッサモジュールのローカルメモリ領域に格納する格納ステップと、

該複数のプロセッサモジュールが並列に、それぞれ有するブロックを演算することにより、複数のプロセッサモジュールで、対角ブロックを冗長に演算する演算ステップと、

該演算ステップで得られた小行列ブロックの演算結果を使って、該行列を更新する更新ステップと、

を備えることを特徴とする並列行列処理方法を情報装置に実現させるプログラムを格納した、情報装置読み取り可能な記録媒体。

【0055】

（付記2）該行列演算は、行列のLU分解であることを特徴とする付記1に記載の記録媒体。

（付記3）前記複数のプロセッサモジュールが有する小行列ブロックのデータからそれぞれがピボットの候補を抽出する抽出ステップと、

該ピボットの候補から該複数のプロセッサモジュールに共通のメモリ領域において、データ値が最大値を示すピボット候補を最終的なピボットと決定するピボット決定ステップと、

を更に備え、該決定されたピボットを用いてLU分解を行うことを特徴とする付記2に記載の記録媒体。

【0056】

（付記4）前記LU分解は、前記行列の外側から再帰的なアルゴリズムによって順次行列の更新を行い、前記行列の内、最後に更新し残った部分を、1つのプロセッサモジュールでLU分解することにより、該行列全体についてLU分解を完了することを特徴とする付記2に記載の記録媒体。

【0057】

（付記5）該行列演算は、行列のコレスキー分解あるいは変形コレスキー分解であることを特徴とする付記1に記載の記録媒体。

(付記 6) 前記コレスキー分解あるいは変形コレスキー分解は、前記行列の外側から再帰的なアルゴリズムによって順次行列の更新を行い、前記行列の内、最後に更新し残った部分を、1つのプロセッサモジュールでLU分解することにより、該行列全体についてLU分解を完了することを特徴とする付記 2 に記載の記録媒体。

【 0 0 5 8 】

(付記 7) 前記更新ステップにおいて、更新すべき小行列ブロックの三角行列部分を前記複数のプロセッサモジュールの数の 2 倍の数のブロックに分割し、該分割された三角行列部分のブロックを 2 つずつ組み合わせて、各プロセッサモジュールのローカルメモリ域に格納し、演算をプロセッサモジュールに行わせることを特徴とする付記 5 に記載の記録媒体。

【 0 0 5 9 】

(付記 8) 複数のプロセッサモジュールを持つ共有メモリ型スカラ並列計算機の行列演算において、

行列を小行列ブロックに分けるブロック化ステップと、

該小行列ブロックの内、対角ブロックと対角ブロックでない小行列ブロックとを該複数のプロセッサモジュールのローカルメモリ領域に格納する格納ステップと、

該複数のプロセッサモジュールが並列に、それぞれ有するブロックを演算することにより、複数のプロセッサモジュールで、対角ブロックを冗長に演算する演算ステップと、

該演算ステップで得られた小行列ブロックの演算結果を使って、該行列を更新する更新ステップと、

を備えることを特徴とする並列行列処理方法。

【 0 0 6 0 】

(付記 9) 複数のプロセッサモジュールを持つ共有メモリ型スカラ並列計算機において、

行列を小行列ブロックに分けるブロック化手段と、

該小行列ブロックの内、対角ブロックと対角ブロックでない小行列ブロックと

を該複数のプロセッサモジュールのローカルメモリ領域に格納する格納手段と、

該複数のプロセッサモジュールが並列に、それぞれ有するブロックを演算することにより、複数のプロセッサモジュールで、対角ブロックを冗長に演算する演算手段と、

該演算ステップで得られた小行列ブロックの演算結果を使って、該行列を更新する更新手段と、

を備えることを特徴とする並列行列処理装置。

【 0 0 6 1 】

【発明の効果】

本発明によれば、高性能かつスケーラビリティのある行列の処理方法が得られる。

【図面の簡単な説明】

【図 1】

共有メモリ型スカラ並列計算機のハードウェア構成例を示す図である。

【図 2】

本発明の実施形態に従ったLU分解の並列処理の概念を説明する図（その1）である。

【図 3】

本発明の実施形態に従ったLU分解の並列処理の概念を説明する図（その2）である。

【図 4】

本実施形態のLU分解の処理の流れを示す概略フローチャートである。

【図 5】

本実施形態のLU分解の方法をより詳細に説明する図（その1）である。

【図 6】

本実施形態のLU分解の方法をより詳細に説明する図（その2）である。

【図 7】

本実施形態のLU分解の方法をより詳細に説明する図（その3）である。

【図 8】

本実施形態のLU分解の方法をより詳細に説明する図（その4）である。

【図9】

本実施形態のLU分解の方法をより詳細に説明する図（その5）である。

【図10】

本実施形態のLU分解の方法をより詳細に説明する図（その6）である。

【図11】

正値対称行列の場合にコレスキー分解を行う処理の概念を説明する図（その1）である。

【図12】

正値対称行列の場合にコレスキー分解を行う処理の概念を説明する図（その2）である。

【図13】

正値対称行列の場合にコレスキー分解を行う処理の概念を説明する図（その3）である。

【図14】

変形コレスキー分解のアルゴリズムをより詳細に説明する図（その1）である。

【図15】

変形コレスキー分解のアルゴリズムをより詳細に説明する図（その2）である。

【図16】

変形コレスキー分解のアルゴリズムをより詳細に説明する図（その3）である。

【符号の説明】

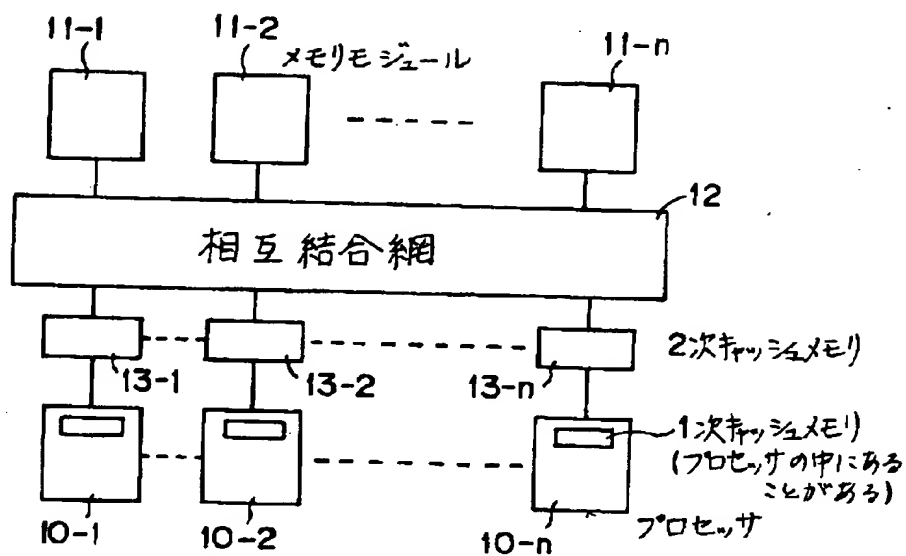
10-1 ~ 10-n	プロセッサ
11-1 ~ 11-n	メモリモジュール
12	相互結合網
13-1 ~ 13-n	2次キャッシュメモリ

【書類名】

図面

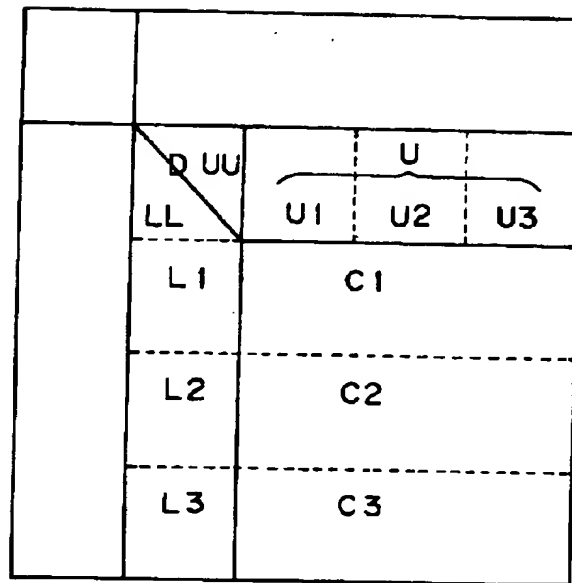
【図 1】

共有メモリ型スカラ並列計算機ハードウェア
構成例を示す図



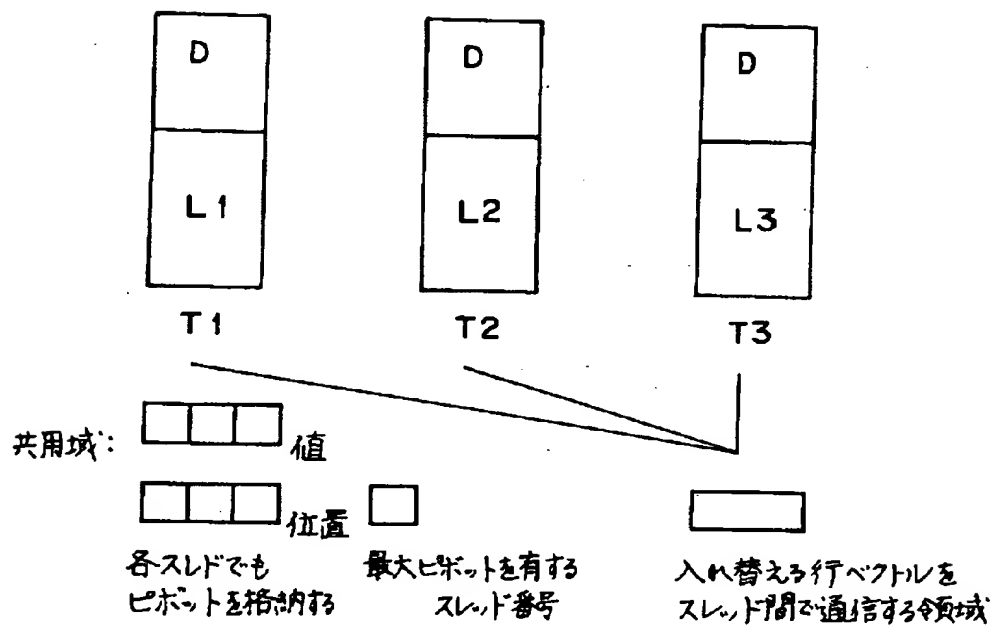
【図 2】

本発明の実施形態に従ったLU分解の
並列処理の概念を説明する図(その1)



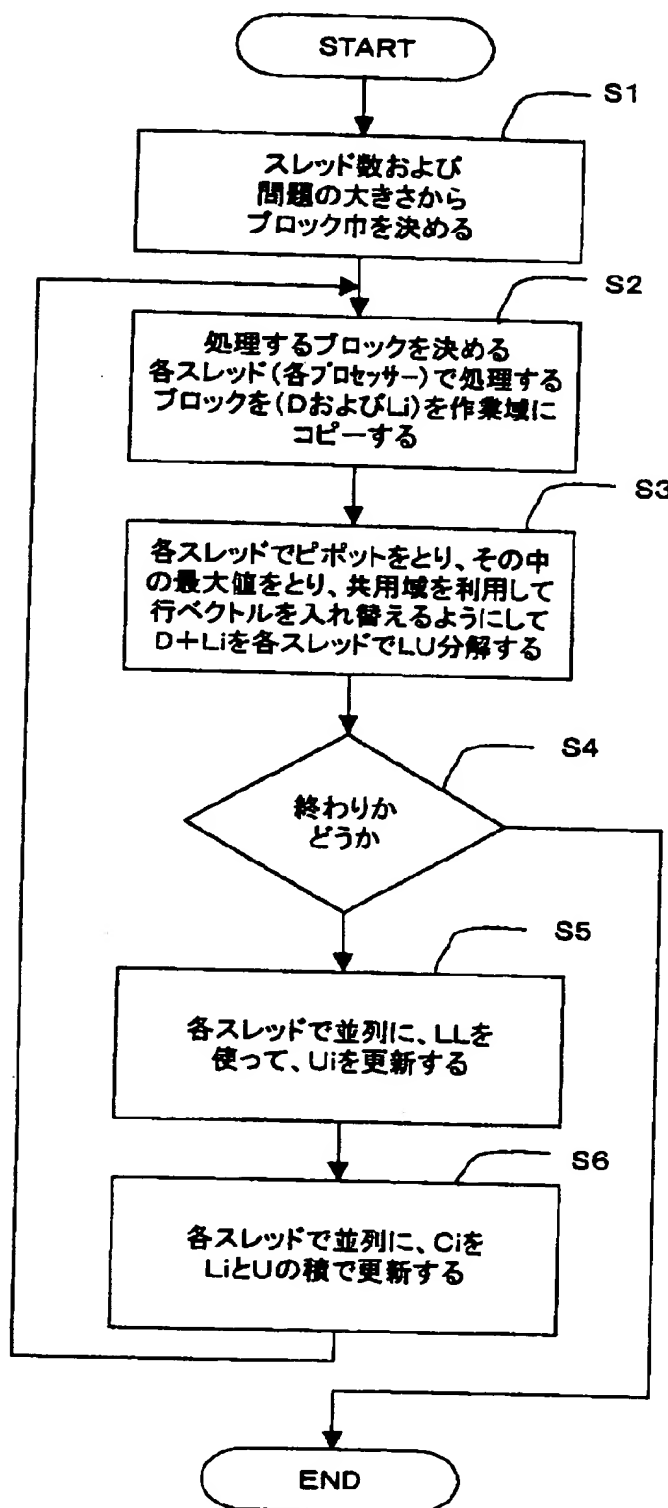
【図 3】

本発明の実施形態に従ったLU分解の並列処理
の概念を説明する図(その2)



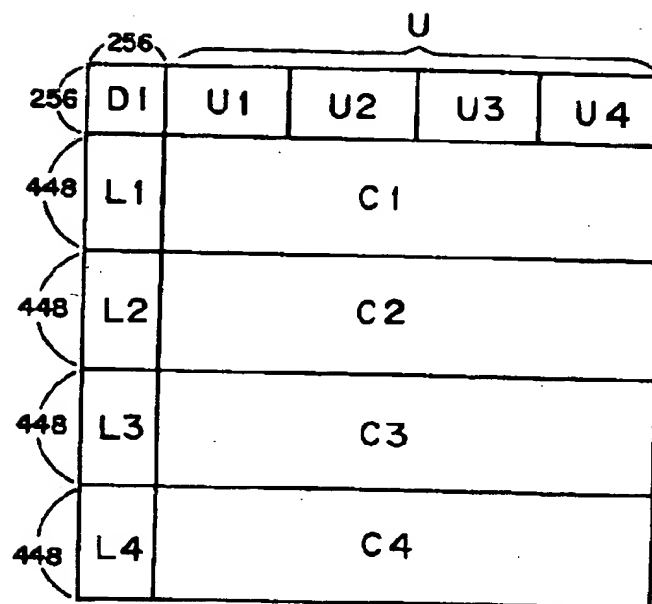
【図 4】

本実施形態のLU分解の処理の流れを示す概略フローチャート



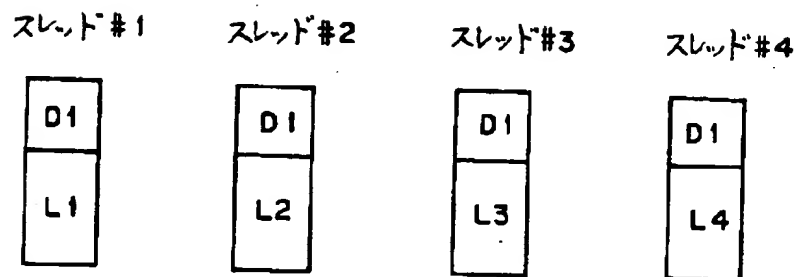
【図 5】

本実施形態のLU分解の方法をより詳細に
説明する図(その1)



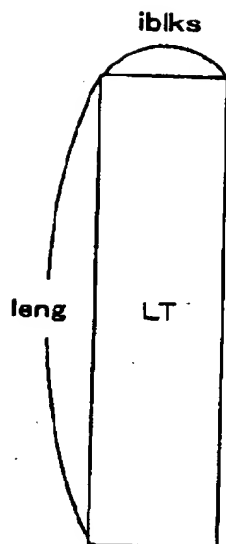
【図 6】

本実施形態のLU分解の方法をより詳細に
説明する図(その2)



【図 7】

本実施形態のLU分解の方法を
より詳細に説明する図(その3)



```

DO i=1, iblks
  TMP=0.0 DO:j=0
  DO j=i, leng
    IF (ABS LT(j, i)), GT , TMP) THEN
      TMP=ABS(LT(j, i))
      jj=j
    ENDIF
  ENDDO

```

(1)

```

IF (jj, GT, i) THEN
  DO k=1, iblks
    TMPX=LT(i, k)
    LT(i, k)=LT(jj, k)
    LT(jj, k)=TMPX
  ENDDO
END IF

```

(2)

```

DO k=i+1, iblks
  LT(i, k)=LT(i, k)/LT(i, i)
ENDDO

```

```

DO k=i+1, iblks
  DO l=i+1, leng
    LT(l, k)=LT(l, k)-LT(l, i) × LT(i, k)
  ENDDO
ENDDO

```

(3)

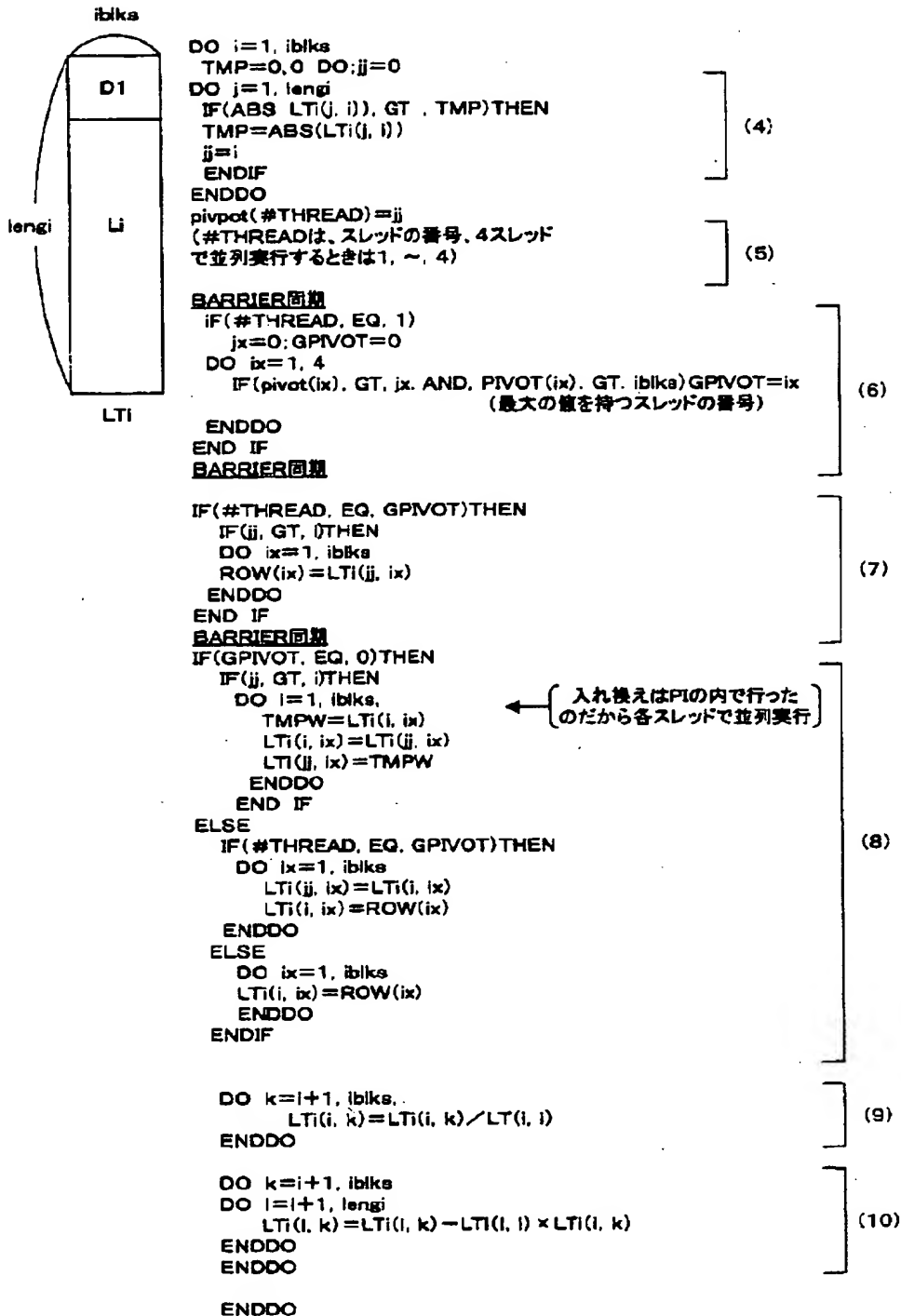
```

ENDDO

```

【図 8】

本実施形態のLU分解の方法をより詳細に説明する図(その4)



【図9】

本実施形態のLU分解の方法をより詳細に
説明する図(その5)

256	D1	U1	U2	U3	U4
384	L1	C1			
384	L2	C2			
384	L3	C3			
384	L4	C4			

【図 10】

本実施形態のLU分解の方法を
より詳細に説明する図(その6)

```

subroutine LU(LTi, k, iblks, ist, nwid)
  (LTiは各スレッドでD1+Liを格納、
   k: LTiの1次元目の大きさ、
   iblks: ブロック巾
   ist: Lu分解を始める位置、
   nwid: Lu分解を行う巾)
  IF(nwid, eq, 8) Then (巾8が最小)
    LTi(ist:k, ist, ist+nwid-1)を並列にLU分解する。
    [ ここで、(4)~(10)を行う。
      ただし行の入れ換え部分は長さiblkでLTi(i, 1, iblks)を入れ換える ]
  else
    call LU(LTi, k, iblks, ist, nwid/2)
    call TRS( )
    LTi(ist:ist+nwid/2-1, ist+nwid/2:ist+nwid)
    を更新する。LTi(ist:ist+nwid/2-1, ist:ist+nwid/2-1)
    の下三角行列LLを利用して、 $LL^+$ を左から掛けて更新

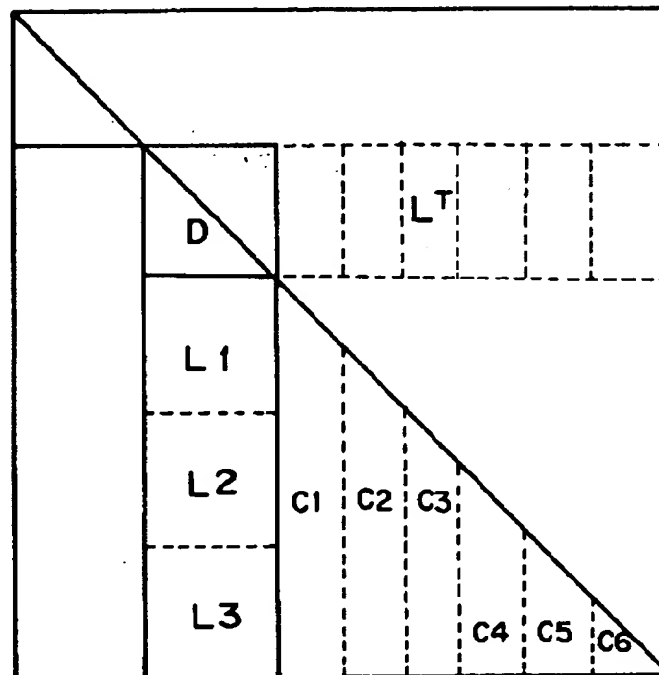
    call MM( )
    [ LTi(ist+nwid/2:k, ist+nwid/2:ist+nwid)
      =LTi(ist+nwid/2:k, ist+nwid/2:ist+nwid)
      -LTi(ist+nwid/2:k, ist:ist+nwid/2-1) x
        LTi(ist:ist+nwid/2-1, ist+nwid/2:ist+nwid) ]

    Barrier同期
    call LU(LTi, k, iblks, ist+nwid/2, nwid/2)
  end if
  return
end subroutine

```

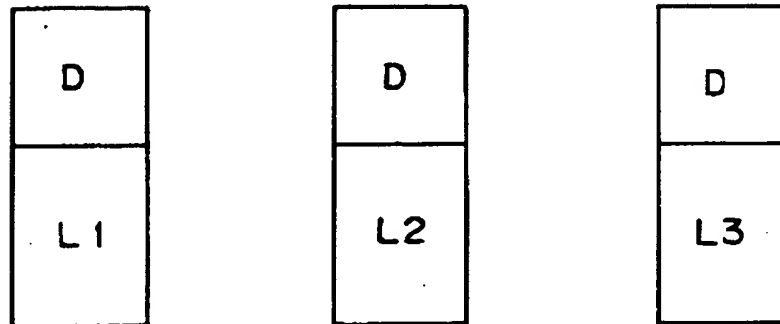
【図 11】

正値対称行列の場合にコレスキー分解を
行う処理の概念を説明する図(その1)



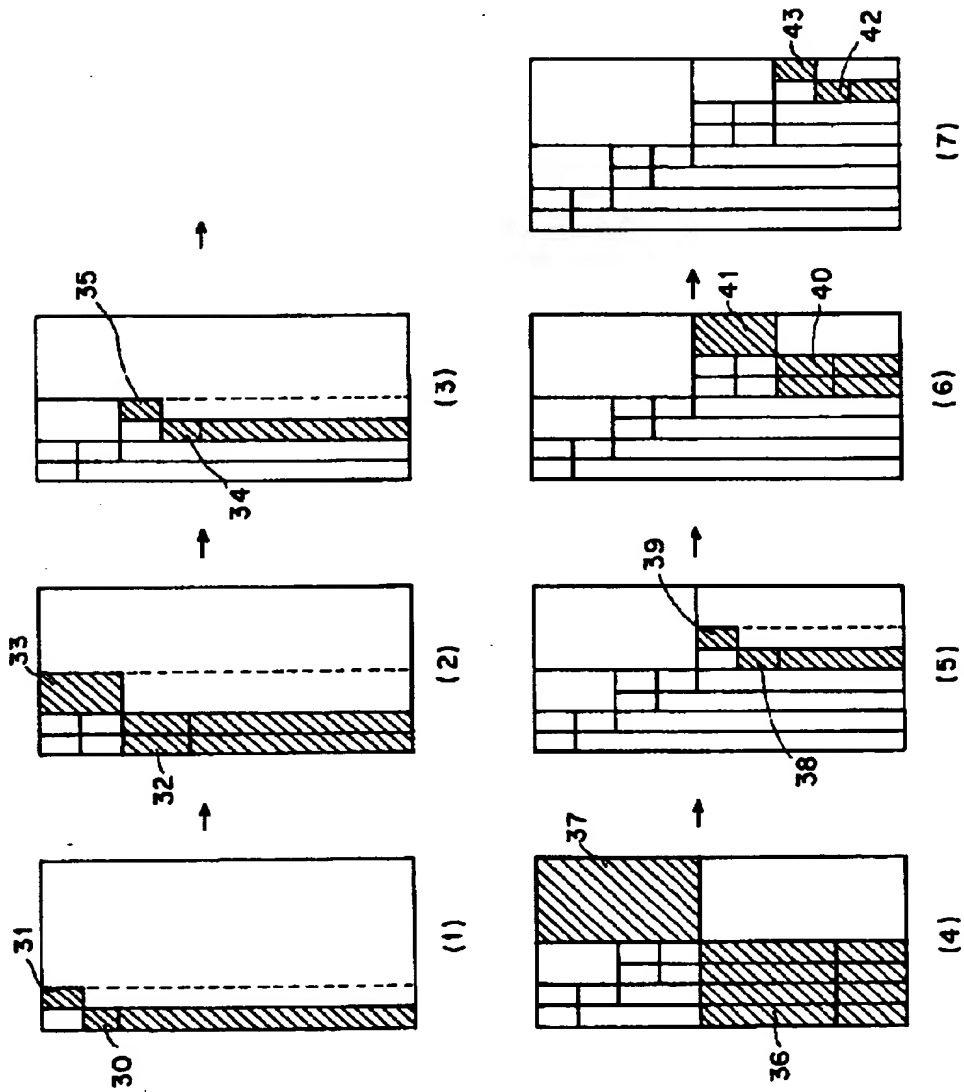
【図 12】

正値対称行列の場合にコレスキー分解を
行う処理の概念を説明する図(その2)



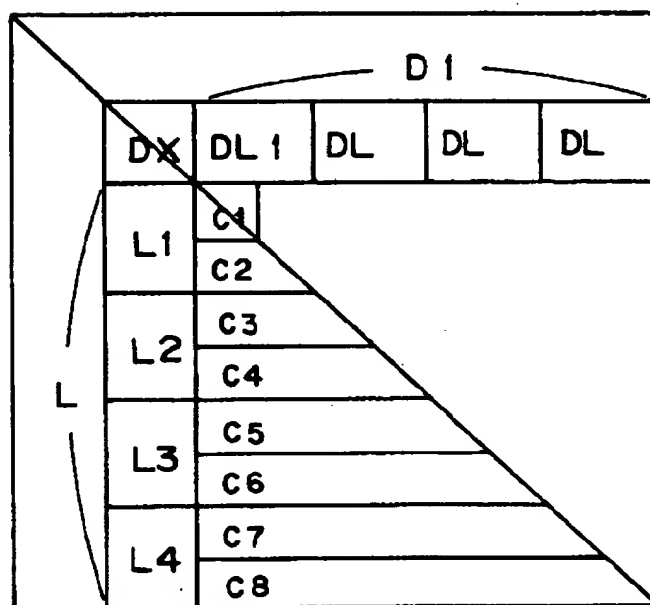
【図 13】

正値対称行列の場合にコレスキー分解を行う
処理の概念を説明する図 (その3)



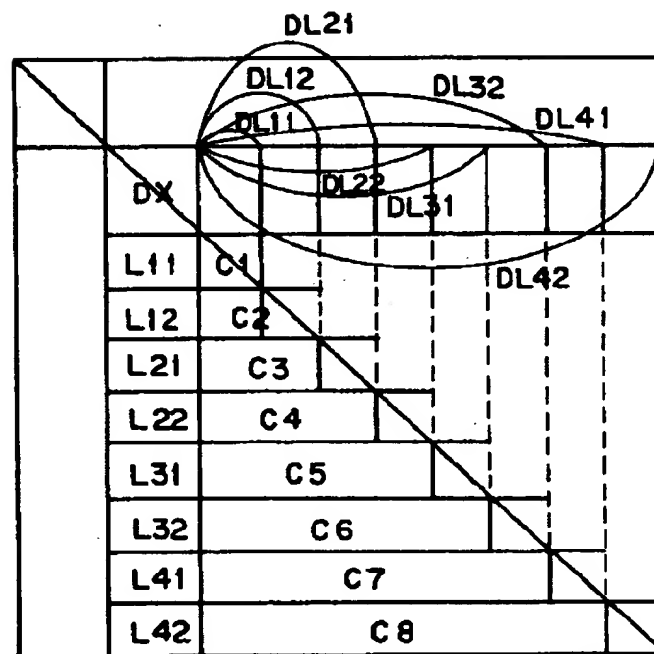
【図 14】

変形コレスキー分解のアルゴリズムをより詳細
に説明する図 (その1)



【図 15】

変形コレスキー分解のアルゴリズムをより詳細
に説明する図(その2)



【図 16】

変形コレスキー分解のアルゴリズムを より詳細に説明する図(その3)

```

subroutine LTD(LTi, k, iblks, ist, nwid)
  IF(nwid, EQ, 8) THEN (巾8が最小)
    DOi=ist, ist+7
      DOj=i+1, ist+7
        LTi(i, j)=LTi(j, i)
        LTi(j, i)=LTi(j, i)/LTi(i, i)
      ENDDO
      DO jy=i+1, ist+7
        DO jx=jx, ist+7
          LTi(jx, jy)=LTi(jx, jy)-LTi(jx, i) × LTi(i, jy)
        ENDDO
      ENDDO
    ) (20)

    [ LTi(LTi(ist+8:k, ist:ist+7)を更新
      LTi(LTi(ist:ist+7, ist:ist+7)の上三角にDLTが入っているので
        (PLT)-1を右からかけて更新する
    ]

    ELSE
      call LDL(LTi, k, iblks, ist, nwid/2)

      ·LTi(ist:ist+nwid/2-1, ist+nwid/2:ist+nwid-1)
      にDLTをコピーする。(DはLTi(ist:ist+nwid/2-1, ist:ist+nwid/2-1)
      の対象要素、Lは
      LTi(ist+nwid/2:ist+nwid-1, ist:ist+nwid/2-1)
      このLTを転置する)

      ·LTi(ist+nwid/2:k, ist+nwid/2:ist+nwid-1)を更新

      [ LTi(ist+nwid/2:k, ist+nwid/2:ist+nwid-1)
        =LTi(ist:ist+nwid/2:k, ist+nwid/2:ist+nwid-1)-
        LTi(ist+nwid/2:k, ist:ist+nwid-1) ×
        LTi(ist:ist+nwid/2-1, ist+nwid/2:ist+nwid-1)
      ]

      CALL LDL (LTi, k, iblks, ist+nwid/2, nwid/2)

    ENDF
  RETURN
END

```

【書類名】 要約書

【要約】

【課題】 共有メモリ型スカラ計算機に適した並列行列処理方法を提供する。

【解決手段】 LU分解すべき行列を対角部分のブロックDとDの下側にある列方向のブロック、例えば、 $L_1 \sim L_3$ に分ける。そして、3つのプロセッサのそれぞれに、 $D + L_1$ 、 $D + L_2$ 、 $D + L_3$ を割り振り、並列して演算を行わせる。そして、ブロックUをLU分解の方法によって更新し、更に、 $L_1 \sim L_3$ とUとを用いて $C_1 \sim C_3$ を更新する。この処理を順次小さくなっていく内側もブロックに施すことにより、最後に、Dに対応する部分だけが残る。このDを1つのプロセッサでLU分解することにより行列全体のLU分解を終える。

【選択図】 図2

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日	1996年 3月26日
[変更理由]	住所変更
住 所	神奈川県川崎市中原区上小田中4丁目1番1号
氏 名	富士通株式会社